

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-4810

(43)公開日 平成6年(1994)1月14日

(51)Int.Cl.⁵G11B 5/09
20/10

識別記号

321 A 8322-5D
321 A 7923-5D

庁内整理番号

FI

技術表示箇所

審査請求 未請求 請求項の数5(全9頁)

(21)出願番号

特願平4-185822

(22)出願日

平成4年(1992)6月19日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 原 雅明

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

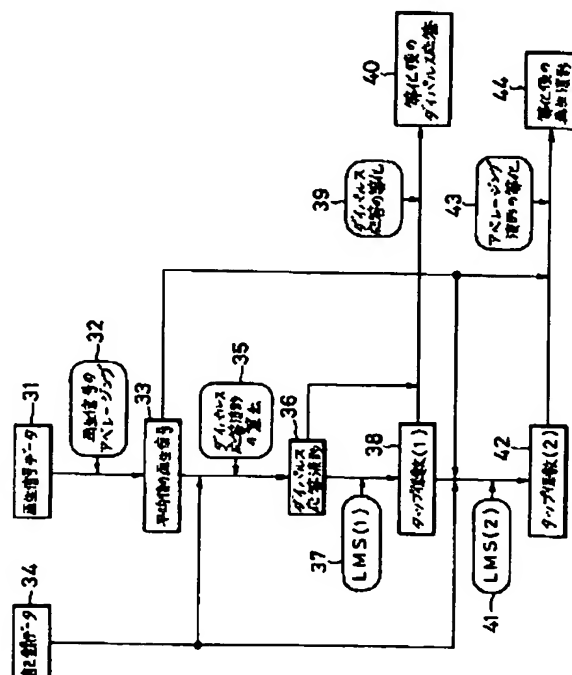
(74)代理人 弁理士 杉浦 正知

(54)【発明の名称】 再生等化器の調整方法

(57)【要約】

【目的】簡単で、精度が高いデジタル記録再生装置の再生等化器の調整方法を提供する。

【構成】M系列の記録データがデジタルVTRの記録再生系によって、磁気テープに記録再生される。再生信号データが平均化され(ステップ32)、この平均後の再生信号と記録データとからステップ35で、ダイハルス応答波形が算出される。ダイハルス応答波形と等化後の目標波形とのずれが最小になるように、LMSアルゴリズムを用いてフィルタのタップ係数(1)が求められる(ステップ37)。より一層精度を上げるために、タップ係数(1)を初期値として、平均後の再生信号データに対するタップ係数(2)が再びLMSアルゴリズムで求められる(ステップ41)。



1

【特許請求の範囲】

【請求項1】 疑似ランダムな周期データを発生して記録データとして記録し、周期に対して十分に長い時間分の再生信号をA/D変換して計算機に取り込むことにより、デジタル磁気記録再生装置の再生等化器を調整する方法であって、

記録データの周期に従って平均化した再生信号データと、インパルス列に直した記録データとをそれぞれフーリエ変換したのち周波数軸上で割算し、逆フーリエ変換してダイパルス応答波形を求め、

このダイパルス応答波形と等化後の目標波形とのずれが最小になるように、LMSアルゴリズムを用いてトランスバーサル・フィルタのタップ係数を求める再生等化器の調整方法。

【請求項2】 請求項1記載の再生等化器の調整方法において、

平均後の再生信号データに対するタップ係数を、ダイパルス応答波形の等化から得られたタップ係数を初期値として再びLMSアルゴリズムで求める方法。

【請求項3】 上記インパルス列に直してフーリエ変換した記録データは、予めメモリに蓄積されたデータであることを特徴とする、請求項1記載の再生等化器の調整方法。

【請求項4】 上記平均化した再生信号データは、2のn乗の平均回数による平均であることを特徴とする、請求項1記載の再生等化器の調整方法。

【請求項5】 疑似ランダムな周期データを発生して記録データとして記録し、周期に対して十分に長い時間分の再生信号をA/D変換して計算機に取り込むことにより、デジタル磁気記録再生装置の再生等化器の調整方法であって、

記録データの周期に従って平均化した再生信号データと、インパルス列に直した記録データとをそれぞれフーリエ変換したのち周波数軸上で割算し、逆フーリエ変換してダイパルス応答波形を求め、

上記ダイパルス応答波形と等化後の目標波形とのずれが最小になるように、パラメータ・フィッティング方法を用いてアナログフィルタの適切なL・Cの値を求める再生等化器の調整方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、デジタル記録再生装置の再生等化器の調整方法に関する。

【0002】

【従来の技術】 デジタルVTRなどのデジタル磁気記録再生装置においては、記録されたデジタル・データと同じデータを再生して得るために、再生信号の波形をできるだけ符号間干渉が少ないように整形する再生等化器と呼ばれるフィルタが用いられる。従来の再生等化器はコイル(L)やコンデンサ(C)によるアナログ・

2

フィルタが主流であったが、最近ではトランスバーサル・フィルタを用いることが多くなっている。この再生等化器の調整は再生データのエラー・レートに直接関係するものであり、非常に重要である。

【0003】 これまではランダム・データを記録再生した信号をオシロ・スコープに入力し、PLLで再生信号から抽出した同期クロックをトリガーとしてアイ・パターンと呼ばれる波形をスクリーンに出し、これを観察しながら符号間干渉またはエラー・レートが小さくなるように手調整することが多かった。その結果、ひとつひとつの再生等化器を調整するためには非常に大きな時間と労力が必要とされていた。

【0004】 トランスバーサル・フィルタを用いた再生等化器であれば、ゼロ・フォーシング・アルゴリズムやLMSアルゴリズムを用いて、タップ係数の自動調整が可能であることが知られている。しかしながら、これらのアルゴリズムは、等化器出力に含まれるエラーが十分に少ないことが収束の条件なので、タップ係数の初期値として適切な値を与えなければならない。したがって、初期値を得るための調整がいずれにしても必要とされる。

【0005】 効率的に再生等化器を調整する方法として、図6に示す構成が考えられる。71が非常に遅い繰返し周期を持つ矩形波S10を生成するワードジェネレータであり、この矩形波がデジタルVTRの記録再生系1(破線で囲んで示す)に供給される。この記録再生系1は、記録アンプ2、ロータリートランス3、記録ヘッド4、磁気テープ5、再生アンプ6、ロータリートランス7、再生ヘッド8を含む。矩形波S10が記録アンプ2およびロータリートランス3を介して記録ヘッド4に供給され、磁気テープ5に記録される。再生ヘッド8からの再生信号がロータリートランス7および再生アンプ6に供給される。再生信号は、孤立再生波形S11としてデジタイジング・オシロスコープ72に供給される。デジタイジング・オシロスコープ72から計算機73に対して孤立再生波形と対応する波形データが供給され、計算機73で等化器のパラメータが求められる。

【0006】 この図6の構成において、磁気記録系が線形な系であると仮定すると、非常に遅い繰返し周期を持つ矩形波を記録再生した孤立再生波形は、ステップ関数(図7a)を記録再生した結果と等価になる。この孤立再生波形(図7b)の2つを記録レートのビット間隔で差し引くと、1ビット幅の単位パルス(図7c)に対する応答であるダイパルス応答波形(図7d)が得られる。実際には、単位パルスを記録再生することは不可能である。このダイパルス応答波形と等化後の目標波形とのずれが最小になるように、計算機73において等化器を調整し、ここで得られた定数が実際の等化器のハードウェアに適用される。

3

【0007】

【発明が解決しようとする課題】しかしながら、磁気記録系の非線形性の影響やロータリー・トランスの低域遮断などにより、孤立再生波形から得られたダイパルス応答の重ね合わせをした波形とランダム・データを記録再生したときの波形が一致しない。そのため、孤立再生波形をもとに計算機上で等化器を調整する方法はシミュレーションの域を脱せず、この結果をそのまま適用してもなかなか良好な結果が得られなかった。

【0008】従って、この発明の目的は、デジタルVTR等のデジタル磁気記録再生装置において、再生等化器の調整を簡便にかつ精度良く行うことを可能にする再生等化器の調整方法を提供することにある。

【0009】

【課題を解決するための手段】この発明は、疑似ランダムな周期データを発生して記録データとして記録し、周期に対して十分に長い時間分の再生信号をA/D変換して計算機に取り込むことにより、デジタル磁気記録再生装置の再生等化器を調整する方法であって、記録データの周期に従って平均化した再生信号データと、インパルス列に直した記録データとをそれぞれフーリエ変換したのち周波数軸上で割算し、逆フーリエ変換してダイパルス応答波形を求め、このダイパルス応答波形と等化後の目標波形とのずれが最小になるように、LMSアルゴリズムを用いてトランスバースル・フィルタのタップ係数を求める再生等化器の調整方法である。

【0010】さらに、平均後の再生信号データに対するタップ係数は、ダイパルス応答波形の等化から得られたタップ係数を初期値として再びLMSアルゴリズムで求められる。

【0011】さらに、インパルス列に直してフーリエ変換した記録データは、予めメモリに蓄積されたデータである。

【0012】さらに、平均化した再生信号データは、2のn乗の平均回数による平均である。

【0013】さらに、この発明は、疑似ランダムな周期データを発生して記録データとして記録し、周期に対して十分に長い時間分の再生信号をA/D変換して計算機に取り込むことにより、デジタル磁気記録再生装置の再生等化器の調整方法であって、記録データの周期に従って平均化した再生信号データと、インパルス列に直した記録データとをそれぞれフーリエ変換したのち周波数軸上で割算し、逆フーリエ変換してダイパルス応答波形を求め、ダイパルス応答波形と等化後の目標波形とのずれが最小になるように、パラメータ・フィッティング方法を用いてアナログフィルタの適切なL・Cの値を求める再生等化器の調整方法である。

【0014】

【作用】実際に疑似ランダムデータを記録／再生するので、記録再生系の低域遮断や非線形性の影響が反映でき

4

る。従って、精度が高いタップ係数を簡単に得ることができる。

【0015】

【実施例】以下、この発明の一実施例について図面を参照して説明する。まず、再生信号のデータを計算機に取り込むためのシステム構成および手順について図1を参照して説明する。図1において、破線で囲んで示のがデジタルVTRの記録再生系1と、波形解析のためのディジタイザ11とである。ディジタイザ11に対して計算器22が結合されている。

【0016】デジタルVTRの記録再生系1は、記録アンプ2、ロータリー・トランス3、記録ヘッド4、磁気テープ5、再生アンプ6、ロータリー・トランス7、再生ヘッド8を含む。ディジタイザ11は、計算器22とのインターフェース12、大容量のメモリ13、インターフェース12およびメモリ13と結合したコントローラ14を有する。さらに、メモリ13から読出されたデータが供給される並列(P)直列(S)変換器15と、PS変換器15の出力データが供給されるD/A変換器16と、再生等化器17と、A/D変換器18と、PLL19と、クロック連倍(この例では、4倍)器20と、直列(S)並列(P)変換器21とを有する。

【0017】計算機22の中で記録データS1が形成され、これをVMEバスおよびインターフェース12を介してディジタイザ11のメモリ13に一時的にストアする。この記録データとしては、疑似ランダム系列、例えば511周期のM(最大長周期)系列を用いればよい。このメモリ13内のデータを読みだして実際の記録レートに合わせるためにPS変換器15で変換し、デジタルVTRの記録再生系1に入力して記録する。ここでは、D/A変換器16が入っているが、デジタル・データ発生のためだけなら設ける必要がない。

【0018】記録データS2が記録アンプ2およびロータリー・トランス3を介して記録ヘッド4に供給され、磁気テープ5に記録される。再生ヘッド8からの再生信号がロータリー・トランス7および再生アンプ6に供給される。再生信号は、再生等化器17およびD/A変換器18に供給される。

【0019】この再生等化器17は、再生信号と同期したクロックをPLL19で抽出するためのもので、ディジタイザ11のA/D変換器18には、再生等化器を通る前の信号が入力される。PLL19からのクロックが連倍器20に供給され、これによって4倍の周波数の同期クロックが形成される。再生信号S3は、同期クロックによってA/D変換された後、メモリ13のアクセス速度に合わせるためにSP変換器21によって並列データに変換され、周期に対して十分に長い時間分のデータがメモリ13に一時的にストアされる。その後、メモリ13から読出された再生信号データS4をインターフェース12およびVMEバスを介して計算機22に取り

5

込む。

【0020】ここでは、A/D変換のクロックに4通倍したものを使っているが、再生信号の位相とクロックの位相が適切に調整されていれば、通倍の必要がない。また、デジタルPLLに相当するソフトウェアがあれば、非同期の高速クロックでA/D変換したデータを用いてもよい。

【0021】次に再生等化器の調整方法について、図2のフローチャートに基づいて説明する。各部分の波形については図3を逐次引用する。まず、計算機22に取り込んだ再生信号データS4（図2では、31で示す）を記録データの周期でアベレーシングする（ステップ32）し、図3aに示すような平均後の再生信号33を得る。ここでは4通倍された同期クロックでA/D変換し、

実際の記録データ	: 0	1	1	0
等価的な記録データ	: 0000	1111	1111	0000
インパルス列	: 0000	1000	1000	0000

【0024】ステップ35において、ダイパルス応答波形が算出される。時間軸上で、上述のインパルス列を $r_{ec}(t)$ 、平均後の再生信号33を $p_b(t)$ と置く。これらをフーリエ変換すると、それぞれの周波数軸上での表現として、 $REC(\omega)$ と $PB(\omega)$ が得られる。ダイパルス応答波形の周波数軸上の表現を $DPR(\omega)$ とすれば、 $DPR(\omega) = PB(\omega) / REC(\omega)$ である。この $DPR(\omega)$ を逆フーリエ変換することで、図3bに示したような時間軸上でのダイパルス応答波形36($dpr(t)$)が得られる。ここでは、511周期のM系列を用いたので、比較的時間のかかる離散フーリエ変換でフーリエ変換を行う必要がある。記録データのランダム性はいくらか損なわれるが、2のn乗の周期を持つ記録データを用いれば、高速フーリエ変換のプログラムが使えるので処理時間が速くなる。

【0025】次のステップ37(LMS(1))では、ダイパルス応答波形36と等化後の目標波形とのずれが最小になるように、LMSアルゴリズムを用いてトランスバーサル・フィルタのタップ係数を求める。

【0026】等化後の目標波形や等化の仕方にはいろいろな方法があるが、ここではパシカル・レスポンスのクラス4(PR4)の場合を例にとって説明する。PR4では、単位パルスに対する応答が(1, 0, -1)になるように等化する。ダイパルス応答波形36は単位パルスに対する応答であるから、ダイパルスの中心部での値が0、そして中心から1ビット分(4ポイント)ずれた2点が1と-1、それ以外の4ポイントおきのビット点が0になるような波形が等化後の目標波形になる。

【0027】ビット点以外の中間点に対しては特に条件はない。PR4を磁気記録に適用する場合は、1ビット分ずらしたダイパルス応答波形36を足し合わせる（これを1+Dするという）を行なうことが通例になっているので、1+Dしたダイパルス応答波形36がPR

6

*たので、511周期のM系列を記録再生した場合には2044周期でアベレーシングすればよい。アベレーシングの目的は再生信号データに含まれるノイズを小さくすることにあるので、再生信号のデータ数は記録データの周期に対して十分に長い必要がある。

【0022】次に、ステップ35において、記録データ34と平均後の再生信号33からダイパルス応答波形36を求める。この例のように4通倍したクロックで取り込んだ再生信号データ31からダイパルス応答波形36を求める場合、記録データ34は、以下のように、

“1”の後に“0”が3つ続くインパルス列にする必要がある。

【0023】

4の目標波形になるようにLMSアルゴリズムでトランスバーサル・フィルタのタップ係数を求めることになる。

【0028】タップ係数の初期値としては、ダイパルス応答波形36の平均値を求めてこれを全体から差し引いた後、最大値と最小値を求め、この2つの差が2になるように中心のタップ係数を定め、他のタップ係数はすべて0にすればよい。

【0029】LMSアルゴリズムでは、等化器の出力と目標波形との2乗平均誤差が小さくなるようにタップ係数を逐次修正する。i番目のタップ係数 $C[i]$ の更新に関して簡単に説明すると、以下ようになる。まず、k番目のビット点の値 $X[k]$ とその点の目標波形の値 $A[k]$ の差を取り、これを等化誤差 $E[k]$ とする。 $E[k] = X[k] - A[k]$

【0030】この $E[k]$ と $X[k-i]$ との積をすべての1からNまでのkに関して足し合わせて、i番目のタップ係数 $C[i]$ に対する等化誤差の評価関数 $H[i]$ を求める。通常、Nは十分に大きな数ということになっているが、ここでは目標波形のビット点が511しかないので、 $N = 511$ になる。

$H[i] = \sum X[k-i] \cdot (X[k] - A[k])$

(\sum は、 $k = 1$ からNまでの合計を意味する。)

【0031】この $H[i]$ に収束係数として微小な値 α を掛けたものを $C[i]$ から差し引いたものを新しい $C[i]$ とする。

$C[i] \leftarrow C[i] - \alpha \cdot H[i]$

この処理を繰り返して、 $H[i]$ のそれぞれの値が十分に小さくなったときに、収束したものとする。ここで得られたタップ係数(1)(38)を用いて、ステップ39において、ダイパルス応答波形を等化すると、図3cのような波形になる。

【0032】また、ステップ41は、ダイパルス応答波

7

形の等化から得られたタップ係数を初期値として、平均後の再生信号データ33に対するタップ係数を再びLMSアルゴリズムで求める。このように求められたタップ係数をタップ係数(2)(41)と称する。

【0033】記憶波長が短くなると磁気記録系の非線形性が大きくなるので、ダイパルス応答波形には非線形成分が含まれるようになる。そのためLMS(1)(ステップ37)で得られたタップ係数(1)をそのまま用いても、十分なエラー・レートが得られないことがある。しかしながら、平均後の再生信号データ33にタップ係数(1)を適用すれば、検出結果のエラーがほとんどゼロになる。そこで、平均後の再生信号データ33を等化した後の検出結果を目標波形 $A[k]$ として用いて、等化誤差 $E[k]$ および等化誤差の評価値 $H[i]$ を求めることにする。

【0034】そして、ダイパルス応答波形36の等化から得られたタップ係数(1)を初期値として再びLMSアルゴリズムを適用することで等化誤差はさらに低減でき、この結果得られるタップ係数(2)(42)は、タップ係数(1)よりも精度が向上する。タップ係数(2)を用いて、平均後の再生信号データ33を等化した結果のアイ・パターンは図3dのようになる。

【0035】この発明は、トランスバーサル・フィルタではなくて、LやCによるアナログ・フィルタによる再生等化器が用いられている場合にも適用できる。再生信号データの取り込みに必要なシステムと、これをアベレーシングして記録データと周波数軸上で割り算し、ダイパルス応答波形の周波数特性 $DPR(\omega)$ を求めるところまでは、前述のトランスバーサル・フィルタの場合と同じで良い。ここで、アナログ・フィルタの周波数特性 $EQ(\omega)$ をその構成から求める。そして、目標波形の周波数特性と $DPR(\omega) \times EQ(\omega)$ の差が小さくなるように、例えばPOWELL法のようなパラメータ・フィッティングの方法を用いて、適切なLとCの値を求めればよい。

【0036】この発明の応用例として、A/D変換器を含むデジタル・フィルタで構成される再生等化器を持つようなデジタルVTRまたはデータ・レコーダにこの発明を簡略化して内蔵する構成について説明する。この場合の再生等化器は、A/D変換器のデジタル・データ等を等化するためのプログラマブル・デジタル・トランスバーサル・フィルタ(PTF)からなり、タップ係数を記憶するためのRAMが内蔵されているものとする。

【0037】図4は、デジタルVTRへの内蔵例の構成を示す。再生信号のデータはPLLクロックに同期している必要があるので、図4に示すような予備等化器とPLL53を持ち、この出力クロックをA/D変換器52に供給する。このA/D変換器52からの再生デジタルデータがPTF54に供給される。PTF54から

8

の等化後のデータが出力ポート55に取り出される。出力ポート55には、図示しないが、再生データ処理系が設けられている。

【0038】破線で囲んで示す再生等化器調整回路61から記録データS5が発生する。この記録データは、ROM62に記憶されているものとして、等化器調整モードの時にはこのROM62から読みだしたデータS5を記録する。または等化器調整用テープを作成して、これを用いることにする。プログラムまたは回路を簡単にし、また、処理時間を短くするために、記録データS5の周期は2のn乗にしてFFT、IFTでフーリエ変換できるようにする。

【0039】A/D変換器52から再生等化器調整回路61に供給される再生信号データS6は、FIFO64に書き込まれ一時的にストアされる。例えば512周期の再生信号データを8ビットで取り込み256回平均するためには、ちょうど1Mビット(128Kバイト)の容量があればよい。あらかじめ平均回数を2のn乗に決めておけば、記録データS5の周期にしたがっての平均処理は簡略化できる。プログラムROM67には、上述のような再生等化器の調整方法のプログラムが格納されている。

【0040】すなわち、記録データの周期に従って平均化した再生信号データと、インパルス列に直した記録データをそれぞれフーリエ変換したのち、周波数軸上で割り算し、逆フーリエ変換してダイパルス応答波形を求め、このダイパルス応答波形と等化後の目標波形のずれが最小になるように、LMSアルゴリズムを用いてタップ係数が求める方法のプログラムが格納されている。あるいは、ダイパルス応答波形を求めた後に、平均後の再生信号データに対するタップ係数を、ダイパルス応答波形の等化から得られたタップ係数を初期値として再びLMSアルゴリズムでタップ係数を求める方法のプログラムが格納されている。

【0041】等化器調整モードの時にはこのROM67からプログラムを読みだしてCPU66に送り、CPU66は、RAM65を使用して計算を行なう。この計算はある程度時間がかかってもかまわないが、記録データにはいつも同じものを用いるのであれば、これをインパルス列に直してフーリエ変換した結果をROMに入れておき、これを用いることで処理時間を削減できる。得られたタップ係数はPTF54内部のRAMに書き込まれ、等化器調整モードが終了する。

【0042】図5は、図4と同様の再生等化調整回路61をデジタルVTRに内蔵する構成を示す。デジタルVTRは、図4の構成と異なり、デジタルPLL(DPLL)57を持ち、非同期クロックでA/D変換されたものを乗算器58により補間して同期データS6として出力する。このように、この発明は、図4あるいは図5に示すような簡略化した構成の再生等化器調整回

9

路として実現でき、これをデジタルVTRまたはデータ・レコーダーに内蔵することができる。

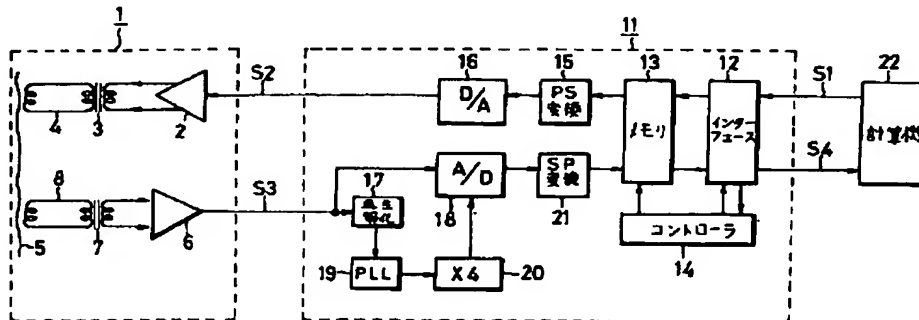
【0043】

【発明の効果】この発明は、実際に疑似ランダム・データを記録再生した結果を用いるので、低域遮断や非線形性の影響もその中に含まれており、その影響が大きいでも精度の高いタップ係数を簡単に得ることが出来る。将来的にデジタルVTRまたはデータ・レコーダーの再生等化器がA/D変換器を含むデジタル・フィルタで構成されるようになった場合、この発明を適用すれば製造時の再生等化器の調整を自動化できるので、労力やコストの大幅な削減が可能である。デジタルVTRまたはデータ・レコーダーで、この発明による簡略化したシステムを内蔵すれば製造時の調整が不要になる。必要十分なタップ数や最適な等化方式の検討が、この発明の方法を用いればハードウェアを作成することなく非常に効率的に行なえる。

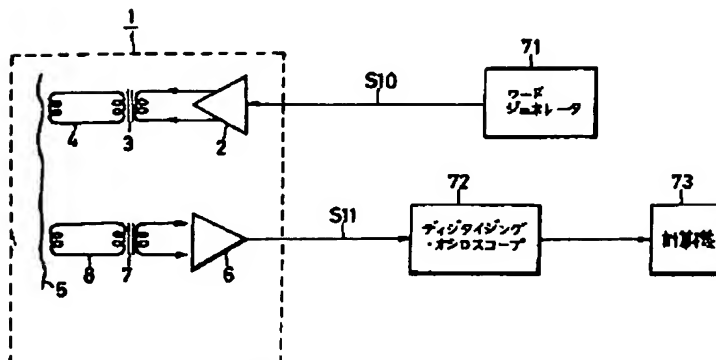
【図面の簡単な説明】

【図1】デジタルVTRの再生信号データを計算機に取り込むためのシステムを示すブロック図である。 *20

【図1】



【図6】



10

*【図2】この発明の説明のためのフローチャートである。

【図3】ダイバース応答波形を用いた再生等化を説明するための略線図である。

【図4】この発明によるシステムをデジタルVTRに内蔵した一例のブロック図である。

【図5】この発明によるシステムをデジタルVTRに内蔵した他の例のブロック図である。

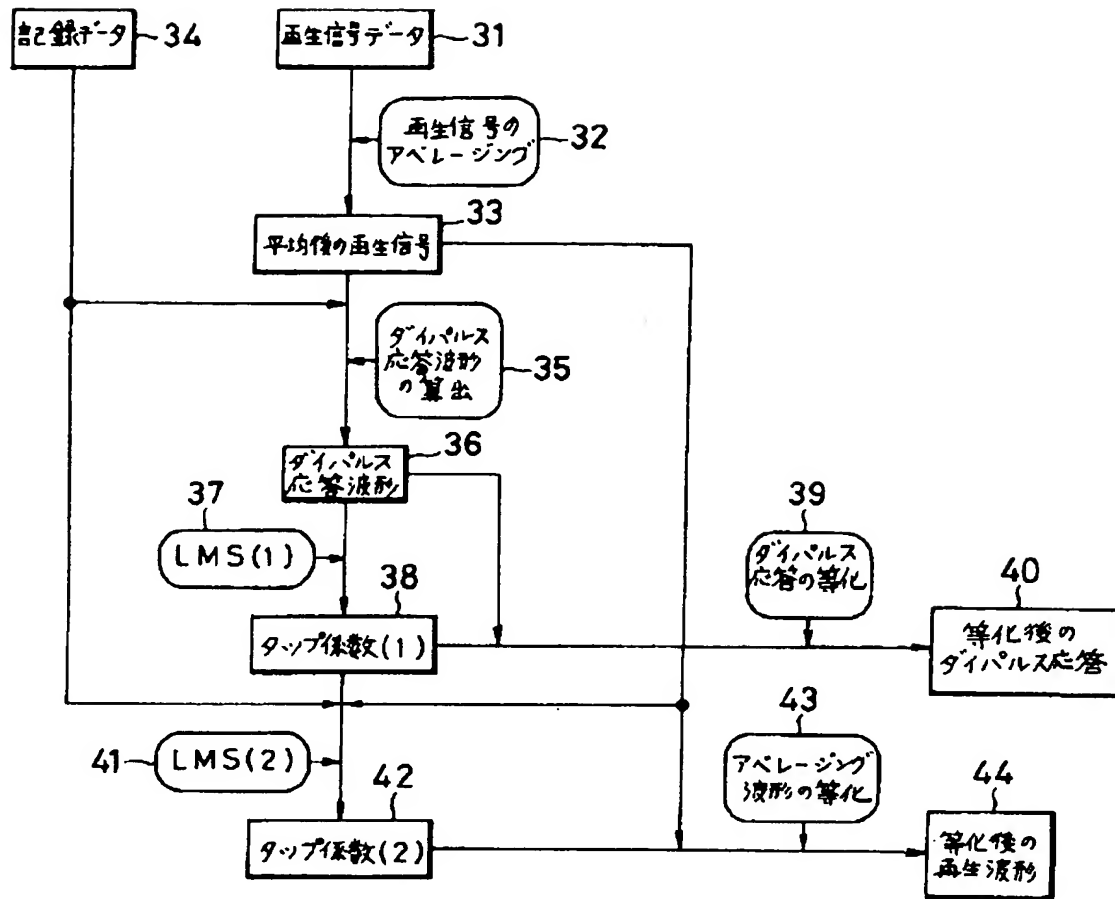
【図6】従来の再生等化器の調整方法の説明に用いるブロック図である。

【図7】従来の再生等化器の調整方法の説明に用いる略線図である。

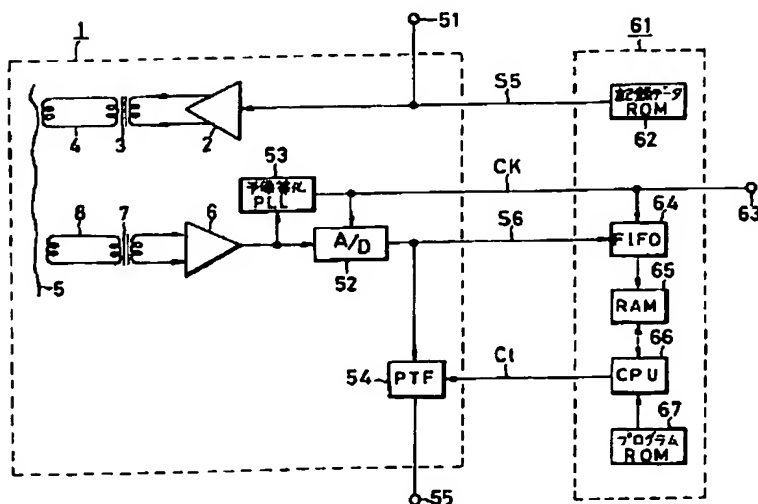
【符号の説明】

- 1 デジタルVTRの記録再生系
- 4 記録ヘッド
- 5 再生ヘッド
- 11 デジタイザー
- 22 計算機
- 61 再生等化調整回路

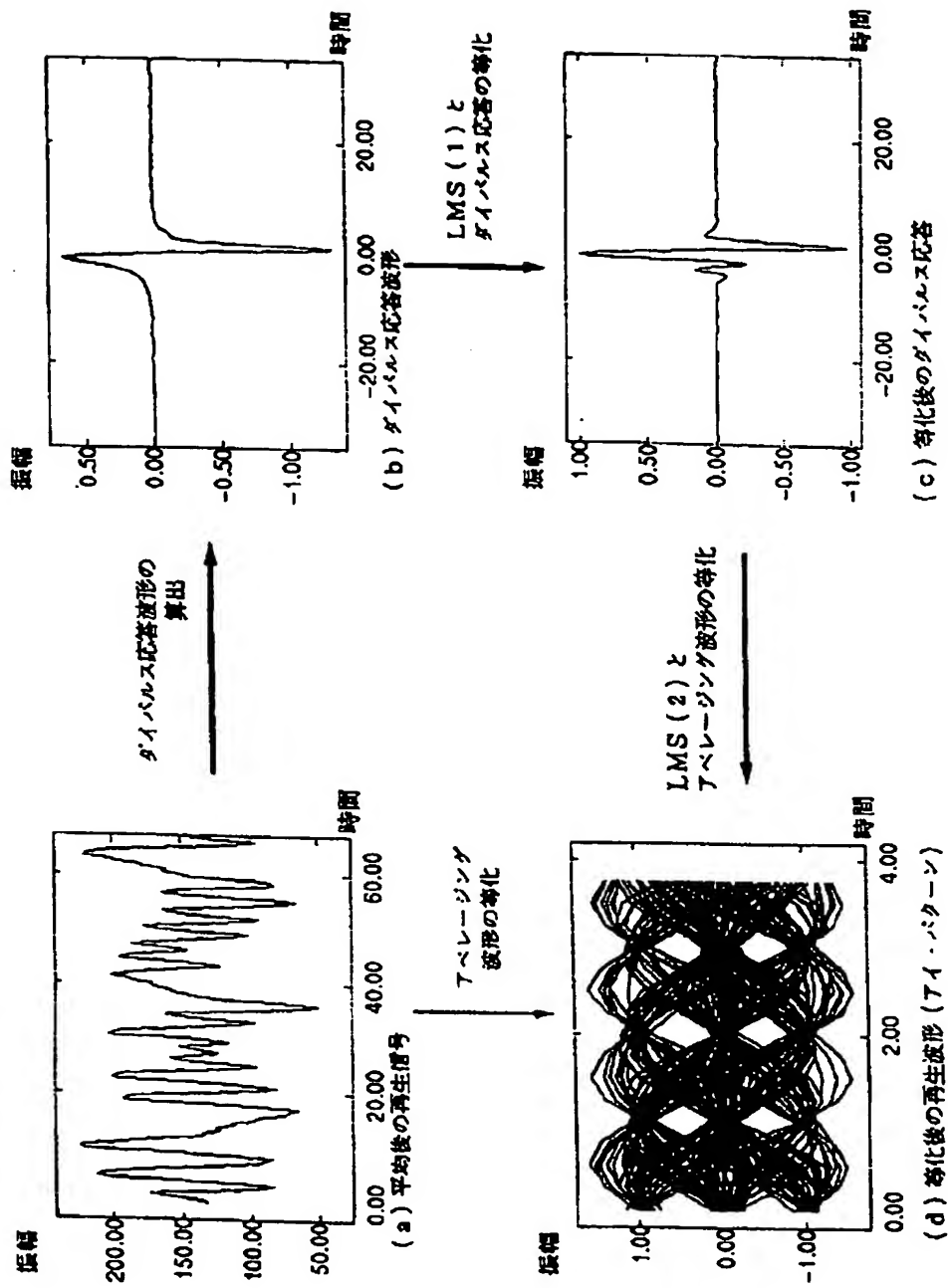
【図 2】



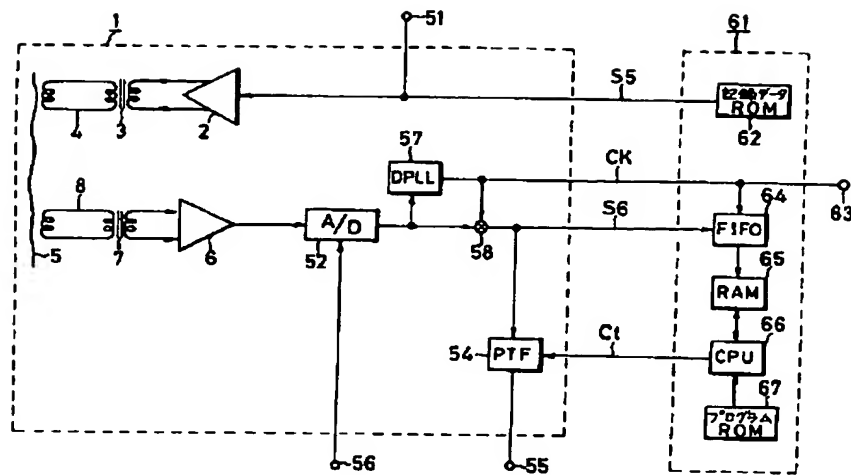
【図 4】



【図3】



【図5】



【図7】

